清大資工系 黃稚存



## BIO

黃稚存教授目前服務於清華大學資工系，並兼任清大積體電路設計技術研發中心(DTC) 副主任。黃教授曾從事於VLSI/SOC 設計與可測性設計，與記憶體測試、安全加密器設計、錯誤更正碼電路設計等等。近年來轉型致力於研究系統階層的設計評估相關技術，包括多核心系統平台設計，記憶體架構與介面設計，系統晶片仿真與快速雛形平台開發，可合成的高階層設計評估技術，系統晶片偵錯、追蹤與監測技術等等。短期目標為發展適用於應用處理器、穿戴式應用，以及物聯網應用之相關系統設計技術。長遠的目標則是期望能發展出對國內產業有實質、重要影響貢獻的技術，及培養出國內一流的人才。

黃教授曾參與「前瞻網路安全處理器及相關SOC設計與測試技術研發」經濟部科專計畫，負責研發密碼處理器，並協調整合、展示各計畫研發之成果。負責執行「奈米級晶圓之無線測試與特性擷取技術」計畫獲得國科會整合型計畫「績優計畫獎」。參與經濟部科專「超低功率數位訊號處理器核心開發計畫」，擔任子項計畫主持人，負責系統整合展示，成功展示MP3, H.264之應用，並開發出DSP之偵錯驗證平台。擔任經濟部科專「后羿計畫--前瞻無線測試平台與技術四年計畫」的總計畫共同主持人，負責協助總計畫主持人統籌系統展示與計畫之時程。相關成果並獲得2009「國家創作發明獎」銀牌獎。同時也積極進行產學合作，協助產業界開發AES密碼運算處理器以及應用於Flash Memory之錯誤更正碼處理器，分別有產學合作計畫與技術移轉。目前獲得12項國內外專利，並發表超過70篇國際知名期刊與研討會論文。亦曾指導學生獲得多項獎項，例如第十屆旺宏金矽獎應用組評審團銀獎，以及教育部IC Design, Embedded System, 及CAD等相關競賽特優與優等。2010年並榮獲中國電機工程學會優秀青年電機工程師獎。2011年執行國科會「熱能與功率導向之研究方法－應用於處理器之設計」計畫再度獲得國科會 NSoC 學術整合型計畫「績優計畫獎」。2014 並獲得科技部傑出技術移轉貢獻獎。

目前專注技術項目

1. 多核心系統平台設計
2. 記憶體架構與介面設計
3. 可合成的高階層設計評估技術
4. 系統晶片偵錯、追蹤與監測技術等等